

## FRONT-END ELECTRONICS FOR BM@N STS

*M. Shitenkov*<sup>1,\*</sup>, *D. Dementev*<sup>1</sup>, *A. Voronin*<sup>2</sup>, *I. Kovalev*<sup>2</sup>,  
*I. Kudryashov*<sup>2</sup>, *A. Kurganov*<sup>2</sup>, *Yu. Murin*<sup>1</sup>

<sup>1</sup> Joint Institute for Nuclear Research, Dubna

<sup>2</sup> Skobeltsyn Institute of Nuclear Physics  
of Lomonosov Moscow State University, Moscow

The core component of the Silicon Tracking System (STS) of the BM@N experiment at NICA is a module of CBM STS type. It consists of state-of-the-art components developed for the CBM project at FAIR: a double-sided microstrip silicon sensor, stack of low-mass microcables and two Front-End Boards (FEBs) for the readout of the P- and N-sides of the sensor. New PCB designs for the two geometries of FEBs were developed to fulfill integrational requirements of the BM@N STS project and connectivity scheme. Front-end electronics of the STS is based on STS-XYTER ASIC. Dies are installed on the PCB with a wire-bonding technology which is used due to a high density of the components on the FEB. Before the module assembly all ASICs are tested and certified in a special Pogo-pin test circuit. Test algorithm for the characterization of the analog part of the STS-XYTER ASIC was developed and tested for one STS-XYTER ASIC on the FEB and will be implemented for the test bench with Pogo-pin test circuit.

Ключевым компонентом кремниевой трековой системы (КТС) эксперимента BM@N на NICA является модуль типа CBM. Он состоит из специализированных компонентов, разработанных для проекта CBM на FAIR: двустороннего микрополоскового кремниевого детектора, набора сверхлегких микрокабелей и двух интерфейсных плат (FEB) для P- и N-сторон детектора. Исходя из требований интеграции проекта BM@N были разработаны новые печатные платы, а также схемы подключения для двух геометрий FEB. Считывающая электроника детекторов КТС построена на специализированных интегральных схемах (ИС) STS-XYTER. Микросхемы монтируются на печатную плату с использованием технологии проволоочной сварки выводов, применение которой обусловлено высокой плотностью компонентов на платах FEB. Перед сборкой модуля все микросхемы должны быть протестированы и сертифицированы с помощью специализированного тестового устройства Pogo-pin. Разработан и протестирован алгоритм подбора рабочих параметров аналоговой части ИС STS-XYTER на плате с одним STS-XYTER. Данный алгоритм будет реализован на испытательном стенде для тестирования микросхем при производстве модулей.

PACS: 25.75.Ag

---

\*E-mail: shitenkow@gmail.com